

REGISTRO DE LA
PROPIEDAD INDUSTRIAL
ESPAÑA

N.º de publicación: ES 2 026 091
Número de solicitud: 9100662
Int. Cl.⁵: G06F 13/10
G06F 13/374

12

PATENTE DE INVENCION

A6

22 Fecha de presentación: **14.03.91**

30 Prioridad: **16.03.90 GB 9005916**

45 Fecha de anuncio de la concesión: **01.04.92**

45 Fecha de publicación del folleto de patente:
01.04.92

73 Titular/es: **Amstrad Public Limited Company
Brentwood House, 169 Kings Road
Brentwood, Essex CM14 4EF, GB**

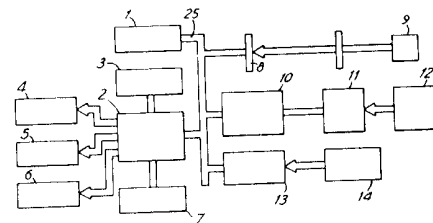
72 Inventor/es: **Gane, Stephen David**

74 Agente: **Elzaburu Márquez, Fernando**

54 Título: **Sistema de ordenador.**

57 Resumen:

Sistema de ordenador para su uso con una fuente de programas extraíble e insertable, tal como un cartucho de ROM (9) o un disco flexible (12), que incluye una UCP (1) para ejecutar las instrucciones del programa almacenado, bien directamente desde el cartucho de ROM o bien después de ser leídas en una memoria RAM (3). Una pastilla (2) de circuito integrado de vídeo/sonido proporciona unas unidades básicas abiertas a todos los programas y unas unidades mejoradas abiertas únicamente a programas seleccionados. Se activa el acceso a las unidades mejoradas al comparar una secuencia de bytes emitidos por la UCP, en respuesta a las instrucciones del programa, con una secuencia de referencia proporcionada por un generador de secuencia pseudo-aleatoria, y al activar las unidades mejoradas en dependencia del resultado de la comparación.



DESCRIPCION

Esta invención se refiere a sistemas de ordenador y, en particular, a un ordenador que recibe su programa de soporte lógico informático (software) de una fuente de programas extraíble, tal como un cartucho de ROM (Read-Only Memory: memoria sólo de lectura), un disco flexible (disquete) o una cinta (magnética) de casete.

Es práctica común en ordenadores ser diseñados y fabricados por una compañía especializada en soporte físicos (hardware), y los soportes lógicos informáticos para este ordenador ser escritos y vendidos por muchas compañías diferentes especialistas en soportes lógicos. Este soporte lógico informático puede cubrir muchas aplicaciones diversas, puede ser provisto por una amplia serie de vendedores en competencia y puede estar disponible en diferentes formatos de medios y soportes, incluyendo la cinta de casete, el disco flexible y el cartucho de ROM. En tales circunstancias, el vendedor del soporte físico, fabricante del ordenador, puede ser incapaz de regular o controlar la calidad o adecuación de un cierto soporte lógico informático. Sin embargo, dedicará sus esfuerzos a asegurar que cualesquiera cambios de diseño o fabricación en el ordenador no lo harán incompatible con el soporte lógico escrito para generaciones anteriores de este mismo ordenador.

Para el fabricante es posible, a menudo, conseguir reducciones deseables de los costes de fabricación o incrementar la fiabilidad del producto al incorporar los últimos avances tecnológicos, siempre que no afecten a la compatibilidad con generaciones anteriores de soporte lógico informáticos. No obstante, tales cambios no pueden afectar a las unidades principales del ordenador, tales como el número de modos de presentación de información o los elementos para generación de música y sonido.

Sin embargo, el fabricante del ordenador puede desear obtener un nivel más elevado de su ordenador añadiendo unidades mejoradas, tales como modos de presentación extra o nuevos elementos generadores de sonido y música, siempre que se conserven todavía las unidades anteriormente disponibles y también se conserven la compatibilidad con anteriores generaciones de soporte lógicos.

En tal caso, el diseñador del ordenador debe reconocer que su ordenador ha de trabajar correctamente, en primer lugar, con el soporte lógico mejorado que ha sido escrito conociendo las nuevas unidades mejoradas y diseñado específicamente para explotarlas y, en segundo lugar, con el antiguo soporte lógico que se escribió sin conocer las nuevas unidades mejoradas. En particular, el diseñador del ordenador debe asegurarse de que el antiguo soporte lógico no active accidentalmente las nuevas unidades. El ordenador requiere un método para asegurarse de que las nuevas unidades mejoradas estén disponibles sólo para el nuevo soporte lógico que ha sido escrito con plena comprensión de cómo usar correctamente estas nuevas unidades.

Anteriormente, los fabricantes de ordenadores han publicado, algunas veces, las especificaciones de sus productos con la indicación de que cier-

tas áreas del acoplamiento de entrada/salida y de la planificación de memoria están reservadas para figuras expansiones o mejoras. Sin embargo, existen casos en los que no se han realizado tales reservas.

También, anteriormente, algunos fabricantes de ordenadores, deseando mejorar sus productos, han intentado controlar la calidad o adecuación de soportes lógicos de terceros publicando, por ejemplo, unas listas de soportes lógicos adecuados. Tal método sólo es aplicable cuando se conoce el número de títulos de soportes lógicos a ser calificados y éste es manejablemente pequeño.

También, anteriormente, algunos fabricantes de ordenadores han insistido en que el soporte lógico a ser usado con las nuevas unidades mejoradas debe prepararse con una clave de soporte físico, conocida de otro modo como "dongle". Tal método requiere el gasto de, en primer lugar, calificar el soporte lógico para comprobar su adecuación para su empleo en el nuevo ordenador y, en segundo lugar, el gasto de la preparación de una clave de soporte físico o "dongle" para cada unidad de soporte lógico vendida.

En la Patente de Estados Unidos n° 4.402.076 se propone un sistema que autentifica un cartucho extraíble al requerir que la UCP (Unidad Central de Proceso) lea y compruebe el contenido de ciertas posiciones seleccionados del cartucho. Un enfoque similar se usa en el sistema del ordenador Commodore 64, véase Commodore 64 Programmer's Reference Guide, 1982, Commodore Business Machines Inc., página 263. Tales propuestas requieren que el ordenador tenga un soporte lógico inalterable especial (por ejemplo, un soporte lógico informático de ROM) para permitir la búsqueda del código de autenticidad.

La Memoria de Patente Europea 67.875 y la Patente de Estados Unidos 4.689.169 describen, ambas, unos sistemas en los que se escribe, sobre cada copia de un programa, un código específico de máquina o "signatura", de modo que será ejecutado únicamente en un máquina específica identificada por ese código o signatura. Nuevamente es necesario para el microprocesador comprobar esa posición particular en la cinta del programa.

En otro caso, las Memorias de Patentes Europeas 206.704 y 217.660 describen un cartucho de ROM que contiene su propio microprocesador, de modo que la salida de ese microprocesador puede ser comparada con la de un dispositivo correspondiente en el ordenador principal para autenticar el cartucho. Sin embargo, el tener un microprocesador en el cartucho de ROM es tan caro como complejo.

De acuerdo con la invención se propone un sistema de ordenador que comprende una fuente de programas extraíbles e insertable, unos medios de memoria para almacenar instrucciones de programa, una UCP para ejecutar las instrucciones del programa almacenado, unos medios de unidades que contienen las unidades accedidas por las instrucciones desde la UCP, y unos medios de activación de acceso para activar el acceso a al menos una unidades seleccionadas de entre las mismas, comprendiendo los medios de activación de acceso unos medios para comparar una secuen-

cia de bytes emitidos por la UCP, en respuesta a las instrucciones del programa, con una secuencia de referencia de bytes, y para activar las unidades seleccionadas en los medios de unidades en dependencia con el resultado de la comparación.

En la presente invención el propio programa hace que la UCP emita una secuencia de bytes. Sólo cuando eso sucede, y cuando la secuencia así generada está conforme con la secuencia de referencia, se encuentran disponibles para el programa las unidades mejoradas adicionales.

La invención proporciona también una fuente de programas, tal como un cartucho de ROM, etc., para su empleo en el sistema de ordenador, así como un método de activar selectivamente funciones en un sistema de ordenador.

La presente invención tiene la ventaja de ser sencilla de realizar y requerir únicamente que el procesador, bajo el control del soporte lógico informático, escriba una secuencia de valores predefinida en una posición de puerta especificada para convertir en disponibles las unidades mejoradas. No es necesario incorporar ningún soporte lógico inalterable especial, tal como podría ser necesario en ordenadores que buscaran "códigos de seguridad" en direcciones específicas dentro de la fuente del programa. No se requiere un micropcesador independiente en la fuente de programas.

La invención será descrita ahora con más detalle, a modo de ejemplo, con referencia a los dibujos que se acompañan, en los que:

La Figura 1 es un diagrama de bloques de un sistema de ordenador que ha sido realizado con arreglo a la invención;

La Figura 2 es un diagrama de circuito de bloques que ilustra la circuitería de bloqueo situada dentro de la pastilla de circuito integrado (chip) generadora de vídeo/sonido del sistema de la Fig. 1;

La Figura 3 es un ordinograma que ilustra los pasos de un intento acertado para desbloquear las nuevas unidades mejoradas del ordenador;

La figura 4 es un ordinograma que ilustra los pasos de un intento no acertado para desbloquear las nuevas unidades; y

La figura 5 es un ordinograma que ilustra los pasos de un intento acertado para bloquear las nuevas unidades.

La Figura 1 muestra un ordenador que tiene una UCP 1 (Unidad Central de Proceso), la cual ejecuta las instrucciones procedentes del soporte lógico de aplicaciones cargado en ese momento. Este soporte lógico se ha cargado a través de un enlace común (bus) 25 en la RAM 3 (RAM: Random Acces Memory, memoria de acceso aleatorio) y puede provenir de un cartucho 9 de ROM enchufado al enlace común de la UCP a través de un conector 8 de cartucho de ROM, o de un disco flexible 12, cuyo contenido se lee por medio de un accionador 11 de disco flexible y de un controlador 10 de disco flexible, o de una cinta de casete 14, cuyo contenido se lee por medio de un dispositivo 13 de cintas de casete. Aunque es particularmente adecuada para su empleo con un cartucho de ROM, esta invención no está limitada a ningún método concreto de carga de soporte lógico. Cuando el programa se encuentra sobre un disco o cinta, se carga en la RAM inter-

media. Este modo de funcionamiento es posible también cuando el programa es un cartucho de ROM, aunque se prefiere que la UCP ejecute las instrucciones, una por una, directamente del cartucho. En la siguiente descripción se supondrá que el programa está cargado en la RAM intermedia, siendo aplicable esto a los tres tipos de fuente de programa.

La UCP ejecuta las instrucciones durante el curso normal de ejecución del soporte lógico, las cuales leen y escriben los contenidos de la memoria RAM 3; leen el estado de un teclado 7, así como leen y escriben los registros y la memoria internos de una pastilla 2 de circuito integrado generadora de vídeo/sonido que controla las unidades de vídeo y sonido del ordenador. Estos registros y memoria internos incluyen los concernientes al control de las unidades antiguas o básicas y también los extras concernientes a las unidades nuevas o mejoradas. Las unidades básicas están abiertas a todos los programas, pero las unidades mejoradas están abiertas sólo a aquellos programas escritos pensando específicamente en estas unidades mejoradas. La pastilla 2 de circuito integrado proporciona también el camino de comunicación para el teclado 7 y la RAM 3 dentro del enlace común 25.

Incluido también en la pastilla 2 de circuito integrado generadora de vídeo/sonido se encuentra un circuito de bloqueo que impide la activación accidental de antiguos soportes lógicos sobre las nuevas unidades. Este bloqueo tiene dos estados. Cuando está en bloqueo, no son accesibles a la UCP las nuevas unidades mejoradas, y cuando está en desbloqueo, estas unidades se encuentran disponibles.

La Figura 2 muestra los detalles de la circuitería de bloqueo situada dentro de la pastilla de circuito integrado generadora de vídeo/sonido. Esta comprende un generador de secuencia binaria pseudoaleatoria (Pseudo-Random-Binary-Sequence: PRBS), que consiste en unos circuitos biestables (flip-flops) 15 a 22 y sus puertas O exclusiva asociadas. Los circuitos biestables 15 a 22 funcionan, en la práctica, como dos generadores de PRBS, cada uno con una anchura de cuatro bits, para dar una PRBS con una anchura total de ocho bits. La construcción de un generador de PRBS es perfectamente conocida y básicamente comprende un registro de desplazamiento con un cierto número de etapas, cuatro como se muestra, estando combinadas las salidas de las etapas seleccionadas y siendo realimentadas como entrada en la primera etapa. El generador de PRBS puede tomar dieciséis estados diferentes, incluyendo los estados de todos ceros. Cada estado tiene un único valor de 8 bits que aparece en el enlace común PRBS (7:0). Los dieciséis estados son referidos con PRBS (0) a PRBS (15). Como ya es bien conocido con los generadores de PRBS, en los que n es el número de etapas del registro, el generador de PRBS es capaz de generar una secuencia pseudoaleatoria de 0's y 1's (ceros y unos). La secuencia se repite con una longitud que, suponiendo que estén correctamente escogidas las conexiones a las puertas, tiene un máximo de $m = 2n - 1$.

El estado de bloqueo está determinado por el

circuito biestable 24 con la señal de salida ENF. Cuando ENF es cero, las unidades mejoradas están desactivadas (bloqueadas). Cuando ENF es uno, las unidades mejoradas están activadas y disponibles para la UCP (desbloqueadas).

El generador de PRBS avanza su estado siempre que la UCP ejecute una instrucción de salida hacia la Puerta A, siendo ésta una puerta situada en la pastilla 2 de circuito integrado de vídeo/sonido mediante la cual el circuito de bloqueo se interconecta con el enlace común 25, de modo que una instrucción de salida en la Puerta A es una instrucción de salida para el bloqueo. Tal instrucción de salida da como resultado un impulso sobre la señal CP, la cual cronometra los ocho circuitos biestables 15 a 22 que comprende el generador de PRBS.

Durante el flanco ascendente (activo) de este impulso, el enlace común de datos de la UCP aparece sobre el enlace común DI (7:0) y se compara con el estado de la PRBS, PRBS (7:0), en un comparador 23 de 8 bits. Así, por ejemplo, si la PRBS (7:0) es igual a 3F (hexadecimal) y la UCP ejecuta una instrucción que proporciona una salida de valor de datos de 3F (hexadecimal) en la puerta A, el generador de PRBS avanzará un estado, indicando la salida del comparador 23 una comparación verdadera.

Sobre cada flanco positivo del impulso de reloj (Clock Pulse: CP), el generador de PRBS o bien:

- a) avanzará a todo lo largo de su secuencia, si los datos en DI (7:0) coinciden con el estado de la PRBS, PRBS (7:0)
o bien
- b) se situará en todo 1's (unos), es decir, reanudará la secuencia desde el comienzo, si el comparador indica que DI (7:0) no coincide con PRBS (7:0). Sobre cada flanco de reloj positivo (CP), el circuito biestable de salida 24 o bien;
- a) irá a un estado 0 (bloqueado) si la PRBS está en el estado PRBS 14, o bien
- b) irá a un estado 1 (desbloqueado) si la PRBS está en el estado PRBS 15, o bien
- c) mantendrá su estado anterior.

La salida de la UCP depende, por supuesto, del programa cargado en ella. Este programa procede de la fuente de programas, a saber de la ROM 9, del accionador de discos flexibles 12 o de la cinta de casete 14. Así pues, el ordenador puede decir, por medio de la comparación descrita antes, si el soporte lógico de la ROM, del disco flexibles o de la cinta ha sido escrito o no para las unidades mejoradas. Únicamente si ha sido escrito pensando en las unidades mejoradas, estas unidades son desbloqueadas para así convertirse en disponibles para el soporte lógico. Así pues, el soporte lógico que haya sido escrito antes de la aparición de las unidades mejoradas no puede inadvertidamente invocarlas o corromperlas.

Siempre que sea necesario trabajar con el bloqueo y sea desconocido el estado del generador

de la PRBS, éste debe sincronizarse escribiendo, en primer lugar, todo 1's y, después, escribiendo todo 0's. Esto hará que la PRBS se ponga a cero.

Las figuras 3, 4 y 5 muestran secuencias de valores de datos de salida de la UCP para activar el bloqueo. Estas figuras son autoexplicativas y, por consiguiente, no se describen aquí con detalle. La Figura 3 es un ordinograma que muestra los pasos puestos en juego en un intento con éxito para desbloquear las unidades mejoradas. La Figura 4 es un ordinograma que muestra los pasos puestos en juego en un intento sin éxito para bloquear o desbloquear las unidades mejoradas. La Figura 5 es un ordinograma que muestra los pasos puestos en juego en un intento con éxito para bloquear las nuevas unidades. Las cajas mostradas contienen los valores hexadecimales que han de ser escritos en la Puerta A. Asimismo, las PRBS (0-15) representan los estados de la PRBS en orden.

Así pues, como puede verse, el sistema comprende dos partes. La primera es un mecanismo de bloqueo del soporte físico que compara los valores de los datos escritos por la UCP en la Puerta A con el estado de un generador de PRBS; y la segunda una rutina de soporte lógico para enviar la secuencia correcta de los valores de datos, PRBS (0-15), a la Puerta A. Esta secuencia de valores se escoge deliberadamente tan oscura que la probabilidad de que antiguos soportes lógicos activen accidentalmente la clave es tan pequeña como despreciable. Este soporte lógico puede ser realizado de muchas formas diferentes; por ejemplo, puede contener una serie de instrucciones de salida, cada una de ellas con un operando de dato asociado correspondiente a estado de la PRBS; alternativamente, puede comprender un bucle con una tabla de consulta asociada.

El sistema descrito no requiere, por parte del fabricante del ordenador, un control detallado del soporte lógico a ser ejecutado por aquél, e incluso no requiere el uso de un "dongle" o similar. La invención puede usarse en donde no se haya realizado ningún tipo de reserva de áreas de acoplamiento de entrada/salida y de planificación de la memoria.

La invención no está limitada a ninguna técnica concreta de soportes lógicos o estructuras de programa, sino que abarca cualquier soporte lógico que pueda dar salida a la secuencia correcta de los valores de datos. Además, no está restringida a determinados medios concretos para almacenar el programa y, en particular, abarca el cartucho de ROM, el disco flexible y la casete.

Explicación de símbolos de los dibujos

Figura 3	
FF	- Sincronizar la PRBS
0	- Puesta a cero de la PRBS
PRBS(0)	- Escribir el valor 0 de la PRBS
PRBS(2-13)	- Escribir los valores 2-13 de la PRBS
PRBS(14)	- Escribir el valor 14 de la PRBS
PRBS(15)	- Escribir el valor 15 de la PRBS haciendo que se desbloqueen las nuevas unidades.

Figura 4

FF	- Sincronizar la PRBS	
0	- Puesta a cero de la PRBS	
PRBS(0)	- Escribir el valor 0 de la PRBS	5
PRBS		
(1-(n-1))	- Escribir los valores 1 - (n - 1) de la PRBS	
PRBS(n)	- Escribir el valor n de la PRBS	10
n < 14		
= PRBS		
(n+1)	- Escribir un valor diferente al valor n+1 de la PRBS haciendo que	15

la PRBS se ponga a cero.

Figura 5

FF	- Sincronizar la PRBS
0	- Puesta a cero de la PRBS
PRBS(0)	- Escribir el valor 0 de la PRBS
PRBS(1)	- Escribir el valor 1 de la PRBS
PRBS(2-13)	- Escribir los valores 2-13 de la PRBS
PRBS(14)	- Escribir el valor 14 de la PRBS
0	- Escribir 0 haciendo que sean bloqueadas las nuevas unidades

20

25

30

35

40

45

50

55

60

65

REIVINDICACIONES

1. Un sistema de ordenador que comprende: una fuente de programas extraíble e insertable; unos medios de memoria para almacenar instrucciones de programa; una UCP (Unidad Central de Proceso) para ejecutar las instrucciones del programa almacenadas; unos medios de unidades que contienen unidades accedidas por las instrucciones procedentes de la UCP; y unos medios de activación de acceso para activar el acceso a al menos unas unidades seleccionadas de entre las mismas; comprendiendo los medios de activación de acceso unos medios para comparar una secuencia de bytes emitidos por la UCP, en respuesta a las instrucciones del programa, con una secuencia de referencia de bytes, y para activar las unidades seleccionadas de los medios de unidades en dependencia del resultado de la comparación.

2. Un sistema de ordenador de acuerdo con la reivindicación 1, en el que la fuente de programas comprende un cartucho de ROM (Memoria sólo de lectura).

3. Un sistema de ordenador de acuerdo con la reivindicación 2, en el que los medios de memoria están compuestos al menos en parte por el cartucho de ROM, y la UCP ejecuta directamente las instrucciones contenidas en el cartucho de ROM.

4. Un sistema de ordenador de acuerdo con la reivindicación 1, en el que la fuente de programas comprende un disco flexible.

5. Un sistema de ordenador de acuerdo con la reivindicación 1, en el que la fuente de programas comprende una cinta magnética de casete.

6. Un sistema de ordenador de acuerdo con

las reivindicaciones 2, 4 o 5, en el que los medios de memoria comprenden una memoria accesible a la UCP y no situada en el interior de la fuente de programas extraíble, y comprendiendo además unos medios de carga para cargar un programa en la fuente de programas dentro de la memoria para su ejecución por la UCP.

7. Un sistema de ordenador de acuerdo con cualquier reivindicación precedente, en el que los medios de activación de acceso comprenden un generador de secuencia binaria pseudo-aleatoria para generar la secuencia de referencia de bytes.

8. Una fuente de programas extraíble para su uso en un sistema de acuerdo con cualquier reivindicación precedente y que comprende unos medios para hacer que la UCP ejecute las instrucciones del programa de modo que emita una secuencia de bytes para su comparación en los medios de activación de acceso con la citada secuencia de referencia.

9. Un método de activar selectivamente ciertas funciones en un sistema de ordenador que tiene una UCP, comprendiendo el método los pasos de conectar al sistema de ordenador una fuente de programas extraíble e insertable, ejecutar las instrucciones almacenadas en la UCP de modo que emita una secuencia de bytes, comparar la secuencia de bytes así emitida con una secuencia de referencia de bytes, y activar selectivamente el acceso por parte de la UCP a las unidades operativas seleccionadas en dependencia del resultado de la comparación.

10. Un método de acuerdo con la reivindicación 9, en el que la secuencia de referencia comprende una secuencia binaria pseudoaleatoria.

40

45

50

55

60

65

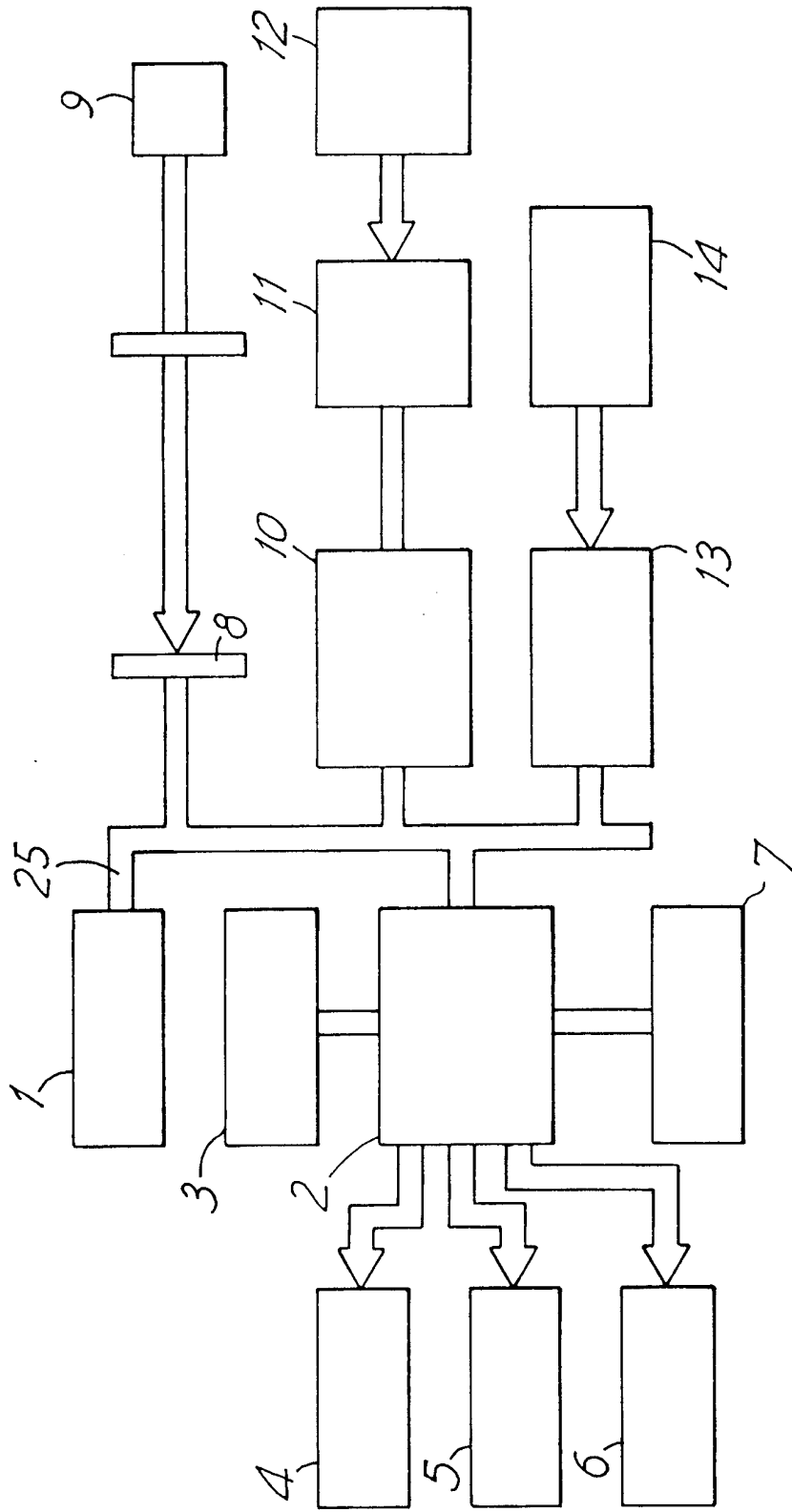


FIG.1

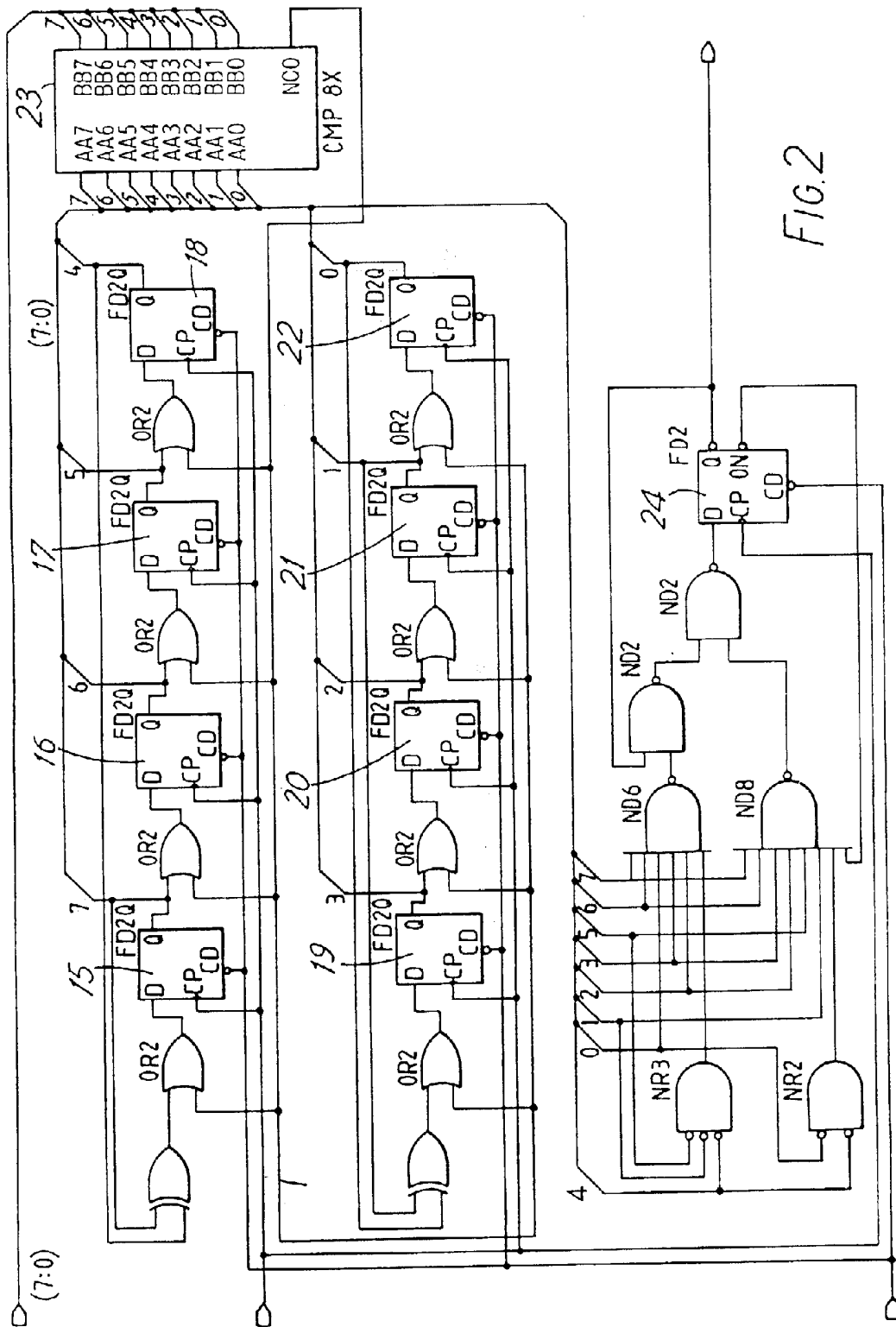


FIG. 2

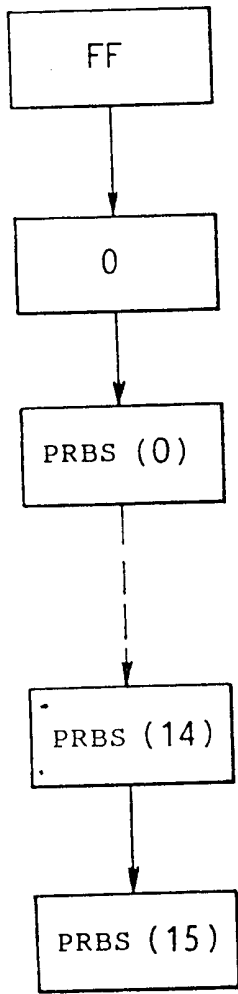


FIG.3

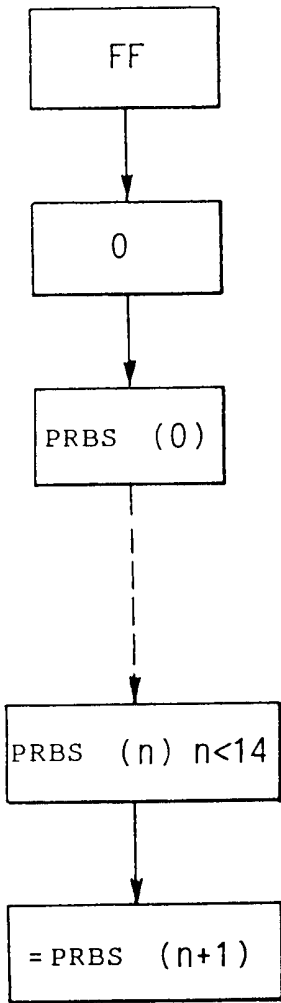


FIG.4

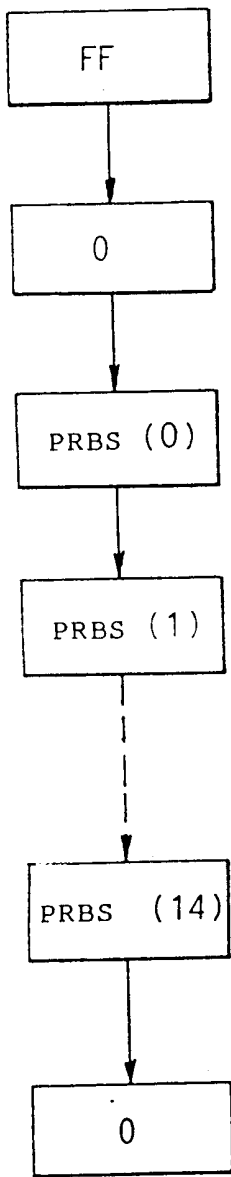


FIG.5